

ACTIVE MATRIX TYPE DISPLAY DEVICE AND ITS DRIVING METHOD

Patent number: JP2003108066 (A)

Publication date: 2003-04-11

Inventor(s): TSUGE HITOSHI +

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD +

Classification:

- international: G09F9/30; G09G3/20; G09G3/30; H01L27/32; H01L51/50; H05B33/14; G09F9/30; G09G3/20; G09G3/30; H01L27/28; H01L51/50; H05B33/14; (IPC1-7): G09F9/30; G09G3/20; G09G3/30; H05B33/14

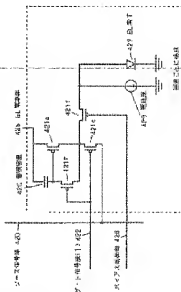
- european:

Application number: JP20010301739 20010828

Priority number(s): JP20010301739 20010828

Abstract of JP 2003108066 (A)

PROBLEM TO BE SOLVED: To reduce display irregularity due to dullness in current waveforms caused by a stray capacitance of a source signal line of a current driven active matrix type display device. **SOLUTION:** The value of a current which flows in a source signal line 420 is increased in order to make electric charges accumulated in a stray capacitance correspond to display gradation quickly. To accomplish the above, the channel size of a driving transistor 421 of each pixel is varied for a case in which the transistor is connected to the source signal line and for a case in which the transistor is connected to a display element. In other words, a load is connected to a display element 427 in parallel in order to shunt the current which flows in the source signal line or in order that a current source is connected to the display element in parallel so that a sum of the current value that is required for the display element and the current value of the current source flows in the source signal line.



Data supplied from the espacenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2003-108066
(P2003-108066A)

(43)公開日 平成15年4月11日(2003.4.11)

(51) Int.Cl. ⁷	識別記号	F I	特許庁への(参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 8 0
	3 6 5		3 6 5 Z 5 C 0 9 4
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 E 6 1 1 J
			6 1 1 J
		審査請求 未請求 請求項の数11 O L (全 34 頁)	最終頁に続く

(21) 出願番号	特願2001-301739(P2001-301739)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1008番地
(22) 出願日	平成13年9月28日(2001.9.28)	(72) 発明者	柘植 仁志 大阪府門真市大字門真1008番地 松下電器 産業株式会社内
		(74) 代理人	100097445 弁理士 岩橋 文雄 (外2名)

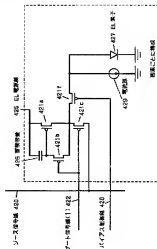
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型表示装置及びその駆動方法

(57) 【算約】

【課題】 電流駆動を行うアクティブマトリクス型表示装置においてソース信号線の浮遊容量に起因する電流波形のなまりによる表示むらを減少させる。

【解決手段】 浮遊容量に蓄積された電荷をすばやく表示素子に対応したものにすため、ソース信号線420に流す電流値を増加させる。そのために各素子の駆動トランジスタ421のチャネルサイズをソース信号線につながつている場合と表示素子につながつている場合において変化するような構成として、表示素子427と並列に負荷を接続し、ソース信号線に流れる電流を分流する。か、電流源を表示素子と並列に接続し、ソース信号線には表示素子に必要な電流値と電流源の電流値の和を流す構成とした。



【特許請求の範囲】

【請求項1】 マトリクス型表示装置であって、表示素子及び前記表示素子と並列に接続された負荷を具備し、

前記負荷の抵抗値を変化させることで、ソース信号線に流れる電流に対する前記表示素子に流れる電流の割合を変化させたことを特徴とするマトリクス型表示装置。

【請求項2】 アクティブマトリクス型表示装置であって、

電源から供給される電流を制御する駆動用トランジスタと、

ソース信号線から前記駆動用トランジスタに電流経路を

形成する信号線接続トランジスタと、

前記駆動用トランジスタの電流を表示素子に供給する経

路を形成するE/L接続トランジスタと、

前記駆動用トランジスタの電流を負荷に供給する経路を

形成する負荷接続トランジスタを具備し、

前記E/L接続トランジスタ及び前記負荷接続トランジスタ

を制御することもしくは前記負荷の抵抗値を変化させる

ことで、

前記駆動用トランジスタに流れる電流に対し、

前記表示素子に流れる電流の割合を変化させることを特

徴とするアクティブマトリクス型表示装置。

【請求項3】 アクティブマトリクス型表示装置であっ

て、

電源から供給される電流を制御する駆動用トランジスタ

と、

ソース信号線から前記駆動用トランジスタに電流経路を

形成する信号線接続トランジスタと、

前記駆動用トランジスタの電流を表示素子及び負荷に供

給する経路を形成するE/L接続トランジスタを具備し、

前記駆動用トランジスタに流れる電流に対し、

前記負荷の抵抗値を変化させることで前記表示素子に流

れる電流の割合を変化させることを特徴とするアクティ

ブマトリクス型表示装置。

【請求項4】 アクティブマトリクス型表示装置であっ

て、

電源から供給される電流を制御する駆動用トランジスタ

と、

ソース信号線から前記駆動用トランジスタに電流経路を

形成する信号線接続トランジスタと、

前記駆動用トランジスタの電流を表示素子及び負荷に供

給する経路を形成するE/L接続トランジスタを具備し、

前記表示素子が印加電圧により抵抗値が変化する場合

に、前記負荷は印加電圧の変化に対し抵抗値がほぼ一定

とするか、

もしくは前記表示素子が印加電圧によらず抵抗値がほぼ

一定である場合に、前記負荷は印加電圧により抵抗値が

変化するものを選んだことを特徴とするアクティブマト

リクス型表示装置。

【請求項5】 駆動用トランジスタに対し、

第1の期間においては、

前記駆動用トランジスタを通してソース信号線に電流を

流し、

第2の期間においては、

前記駆動用トランジスタを通して表示素子及び負荷に電

流を流すアクティブマトリクス型表示装置の駆動方法に

おいて、

前記負荷の抵抗値を変化させることで前記ソース信号線

に流れる電流に対し、前記表示素子に流れる電流値が異

なることを特徴とするアクティブマトリクス型表示装置

の駆動方法。

【請求項6】 アクティブマトリクス型表示装置であっ

て、

電源から供給される電流を制御する駆動用トランジスタ

と、

ソース信号線から前記駆動用トランジスタに電流経路を

形成する信号線接続トランジスタと、

前記駆動用トランジスタの電流を表示素子及び負荷に供

給する経路を形成するE/L接続トランジスタと、

前記負荷の抵抗値を変化させる調整手段を具備し、

前記駆動用トランジスタに流れる電流に対し、

前記調整手段により前記負荷の抵抗値を変化させること

で前記表示素子に流れる電流の割合を変化させることを

特徴とするアクティブマトリクス型表示装置。

【請求項7】 請求項1の表示装置に、制御部と、アン

テナと、ボタンとを具備することを特徴とする携帯情報

端末。

【請求項8】 請求項1の表示装置に映像信号処理回路

と、電源部と受信装置を具備したことを特徴とするテレ

ビ。

【請求項9】 請求項1記載の表示装置にビューファイ

ングと、撮影レンズと、制御ボタンとを設けたことを特

徴とするビデオカメラ。

【請求項10】 請求項1記載の表示装置にシャッター

と、撮影レンズと、ファインダーとボタンを設けたこと

を特徴とするデジタルカメラ。

【請求項11】 アクティブマトリクス型表示装置であ

って、

電源から供給される電流を制御する駆動用トランジスタ

と、

ソース信号線から前記駆動用トランジスタに電流経路を

形成する信号線接続トランジスタと、

前記駆動用トランジスタの電流を表示素子及び電流源に

供給する経路を形成するE/L接続トランジスタを具備

し、

前記E/L接続トランジスタの状態により、

前記E/L素子に流れる電流が前記電流源からか、前記駆

動用トランジスタからかのいずれかを選択することを特

液とするアクティブマトリクス型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機電界発光素子など、電流量により階調表示を行う表示装置に関するものである。

【0002】

【従来の技術】有機発光素子は、自発光素子であるため、液晶表示装置で必要とされるバックライトが不要であり、視野角が広いなどの利点から、次世代表示装置として期待されている。

【0003】

【発明が解決しようとする課題】有機発光素子のように、素子の発光強度と素子に印加される電圧が比例関係とならず、素子の発光強度と素子を流れる電流密度が比例関係にあるため、素子の膜厚のばらつき及び入力信号値のばらつきに対し、発光強度のばらつきは電流制御により階調表示を行う方が小さくすることができる。

【0004】半導体膜を有するトランジスタを用いたアクティブマトリクス型表示装置の例を図5に示す。各画素は79に示すように、複数のトランジスタ（スイッチング素子）73と蓄積容量74ならびに有機発光素子72からなる。

【0005】トランジスタ73は1フレームのうち行選択期間（期間A）にはゲートドライバ70からの出力により73a及び73bのトランジスタを導通させ、73dのトランジスタは非導通状態とする。非選択期間（期間B）には、逆に73dのトランジスタを導通状態とし、73a及び73bのトランジスタを非導通状態とする。

【0006】この操作により期間Aにおいて、ソースドライバ71から出力される電流値に応じて、トランジスタ73cを流れる電流量が決まり、トランジスタ73cのソースドレイン間電圧とゲート電圧の関係からゲート電圧が決まり、ゲート電圧に応じた電荷が蓄積容量74に蓄積される。期間Bでは期間Aで蓄積された電荷量に応じて、トランジスタ73cのゲート電圧が設定されるため、期間Aでトランジスタ73cに流れた電流と同一の電流が期間Bにおいてもトランジスタ73cを流れ、トランジスタ73dを通じて、有機発光素子72を発光させる。ソース信号線の電流量に応じ、蓄積容量74の電荷量が変わり、有機発光素子72の発光強度が変化する。

【0007】表示パターンとして、あるソース信号線に、点灯、非点灯の順に電流を流した場合と、非点灯、非点灯の順に電流を流した場合で、非点灯時画素の輝度が異なることがわかった。点灯、非点灯の順の場合、非点灯画素は点灯時の輝度を1、非点灯時の輝度を0とすると、0.5輝度点灯した。また、一度点灯信号を流した後、残りの同一フレーム期間内で非点灯信号を流し続

けた場合、非点灯画素の輝度は0.5から徐々に減少し、フレーム周波数が60Hz、表示行数が220行の場合、6から7行日より輝度は0となることがわかった。

【0008】一方、非点灯の後に点灯信号を流した場合、点灯輝度ははじめ0.8であったが、3行日より輝度1で表示できた。

【0009】このことは、ソースドライバの出力は表示画素に応じて、電流値を変化させているが、各画素へ供給される電流波形が、ソース信号線の配線抵抗および寄生容量によりなまり、所望の電流値が各画素へ蓄積容量74の電荷として蓄えられていないことを示す。つまり、所望の電流値を書き込む能力が小さいことがわかった。

【0010】特に、電流値小から電流値大への変化に比べ、電流値大から電流値小への変化は2倍程度かかることがわかった。

【0011】フレーム周波数を遅くし、1行ごとの書き込み時間を多く取ることで、波形なまりの影響が小さくなり、上記課題が改善することを確認した。

【0012】フレーム周波数を遅くすると、トランジスタ73のオフ特性が悪い場合、蓄積容量74の電荷量はトランジスタ73のリークにより変化し、その上、有機発光素子72の電流量も変化することで、フリッカが発生する。

【0013】従って、フリッカのない表示を得るためには、電流波形のなまりを低減し、1つ間に表示される画素に流す電流値にのみならず、所望の電流値が選択期間内に流れるようにする必要がある。

【0014】

【課題を解決するための手段】上記課題を解決するために、本発明のアクティブマトリクス型表示装置は、ソース信号線に所定の電圧を印加する手段と、所定の電流量を流す手段と、ソース信号線に前記電圧印加手段、前記電流を流す手段とを切りかえる切り替え手段を具備し、映像信号の変化によりソース信号線に流れる電流値変化を早くしたことを特徴とする。

【0015】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明を行う。

【0016】（実施の形態1）図2は本発明の第1の実施の形態における1つのソース信号線につながる2画素分の有機発光素子の駆動回路を示した図である。

【0017】本発明では、表示階調に応じた所望の電流を流す電流源10と、所定の電圧を印加するための電圧源18を設け、電流切り替え手段19によりソース信号線に入力する電圧を切り替えられるようにしたことが特徴である。

【0018】携帯電話およびモニターなどの表示装置の各画素の大きさは横100μm、縦250μm程度であ

り、100カンデラ/平方メートルの輝度を得るためのソース信号線に必要な電圧値は、表示色及び外部量子効率により異なるが、およそ1μA程度である。

【0021】E1素子16に対して1μAを流すにはソースドライバ側で電圧切り替え手段19は電圧源10を選択し、電圧源10は流れる電流値を1μAとする。

【0022】選択行ではゲート信号線(1)12にトランジスタ17が導通する信号、ゲート信号線(2)13には非導通の信号を印加し、非選択行では逆にゲート信号線(1)12に非導通信号、ゲート信号線(2)13に導通信号を印加する。

【0023】これにより、選択行(この例では1行目とする)においては、ソース信号線11の電流がトランジスタ17b、17cを通じて画素内部に流れる。画素内の電流経路はトランジスタ17aを通してE1電線線15aとなつていのみであるため、トランジスタ17aにも1μAの電流が流れ、蓄積容量14aにはこの時のゲート電圧分の電荷が蓄積される。非選択期間になると、トランジスタ17dが導通し、トランジスタ17b、17cは非導通となるため、選択期間で蓄積容量14aに蓄積された電荷に基づいてトランジスタ17aに流れる電流が規定され、E1素子16aに1μAの電流が流れる。

【0024】このことからE1素子16aに所望の電流値(例えば1μA)を流すには選択期間において、トランジスタ17aが所望の電流値を流すようなゲート電圧を与えるよう蓄積容量14aに電荷を蓄えさせる必要がある。

【0025】しかしながら、ソース信号線11に浮遊容量20が存在すると、ソース信号線11の配線抵抗と浮遊容量20の時定数で決まる波形のなまりが観測される。電流値により階調表示を行う場合、この波形なまりはソース信号線に流れる電流値によっても異なり、電流値が小さいほど立ち上がり、立ち下がり時間がかる。例えば、配線容量が100pF、配線抵抗が500オームの時、電圧源10の電流値を変化させた時にソース信号線の電流値及び検点1001の電流値が0.24μAから40nAへ変化するのに必要な時間は300μ秒、40nAから0.24μAへ変化するのに必要な時間は250μ秒であった。

【0026】低輝度領域では単位時間あたりの電荷の移動量が小さいため、浮遊容量20にたまった電荷を充放電することが難しいのである。

【0027】例えば、図51に示すように、ゲート信号線(1)12のオン期間を64μ秒、256μ秒と変化した時、256μ秒では入力電流に対し、ほぼ同一の出力電流が得られたのに対し、64μ秒においては、低電流(0.7μA以下)を中心に、入力に対し、出力電流が異なることがわかった。

【0028】このため、従来の電流による階調表示方法

では、1水平走査期間の最小時間は300μ秒必要である。これでは、携帯電話のように走査線数が220本の場合、1フレームは10Hz程度で駆動させる必要がある、トランジスタ17のオフ特性によっては、蓄積容量14の電荷量が変化し、E1素子16に流れる電流が変化することによるフリッカが発生する。

【0029】また、ソース信号線に電圧値を印加する場合には、電圧値によらずソース信号線の配線抵抗と浮遊容量20の時定数のみで決まるため、検点1001の電圧値は1μ秒程度と電圧源10により検点1001の電流値に対応する電圧値を決める時に比べ高直である。

【0030】そこで1水平走査期間を短くするために、本発明では電流波形の変化において、低電流(黒表示)から高電流(白表示)へ変化する時の方が、高電流(白表示)から低電流(黒表示)へ変化する時よりもはやいということを利用しようと考えた。

【0031】図3(a)に示すように、1水平走査期間の初めに電圧切り替え手段19を電圧源18側に切り替え、この電圧源18を用いて、ソース信号線22aの電圧を黒信号電流値が流れている状態と同じ電圧にする(ディスチャージ電圧印加期間24)。次に、電圧切り替え手段19を電圧源18側に切り替え、この電圧源18により映像信号に応じた所望の電流値をソース信号線22aに流す(映像信号電流印加期間25)。

【0032】図4に入力電流に対する出力電流の電圧印加期間依存性を示す。入力電流が1μAの時は電圧印加時間によらず、出力もほぼ1μAである。入力電流が40nAと小さい場合(黒表示を想定)、電圧印加期間がないと出力は0.65μA、4μ秒以上で0.38μAであり、4μ秒以上にしても出力に影響はない。従って、電流表示期間を長くしたいことから、ディスチャージ電圧印加期間24は最大でも4μ秒あればよく、望ましくは0.5μ秒から3μ秒あれば、ソース信号線が黒の電圧値になる。また、映像信号電流印加期間25も黒表示から所望の電流値になるための時間は、最も時間のかかる黒表示から白表示に250μ秒秒程度であり、中間調表示においても前記白表示から黒表示に変化する時間よりも短く270μ秒程度であることから、1水平走査期間内は270μ秒程度で済み、従来の300μ秒に比べて90%短縮でき、低フリッカの表示が可能となった。

【0033】更に、ディスチャージ電圧印加期間24において、0.01カンデラ/平方メートル以下の輝度となるような、ソース電圧を印加することで、黒表示時の輝度を低下させ、黒がしる映像を表示することができる。例えば、E1電線線15aから供給される電圧に近い電圧をソース信号線11に印加すればよい。電流駆動時においてソース信号線11にE1電線電圧に近い電圧を与えるには、微小電流(数nA)の供給が必要であり、数nA電流でのソース信号線電圧の規定はこれまでに述べたように数百μ秒から1ms秒かかるため、困難であ

る。このように、本発明における電圧挿入は、短時間で黒表示を行うために有効である。

【0032】なお、ある行（N行：Nは自然数）から次の行（M行：MはNでない自然数）へ走査行が移る際に、全ての行が非選択状態となる期間が存在する場合には、図3（b）に示すように、ゲート制御信号がアクティブ（全ての行が非選択状態）の時に、黒表示になる電圧値を印加し、選択期間には選択行に対応する映像信号電流を流れてもよいし、更に図3（c）に示すように、黒電圧印加期間は全行非選択状態と、1行選択期間の一部にまたがってもよい。

【0033】黒電圧印加は、ソース信号線11の非選択容量20に黒電圧まで電荷を充電することが目的であるため、ソース信号線11につながる直前トランジスタが非選択状態であっても、導通状態であっても問題はない。

【0034】本来の階調表示に必要な電流書き込み時間を長くするため、全行非選択期間が存在する場合、電圧印加期間は、全行非選択期間を含むようにすることがよい。

【0035】また、電圧印加期間にソース信号線11に印加する電圧は必ずしも黒を表示する電圧でなくてもよいが、電圧値10により、所定の電圧値に対応する電圧値まで変化させるのに、白表示に黒より黒表示の方が時間がかかるため、電圧値18の電圧値は白信号時電圧と黒信号時電圧の中間値より黒信号電圧値側の値であることが望ましい。

【0036】（実施の形態2）実施の形態1において、ディスチャージ電圧印加期間24を設け、黒信号を表示する電圧を印加することで、ソース信号線が黒を示す電流に容易に変化できるようにした。

【0037】これにより、黒および黒付近の階調は電圧変化量が小さくわたため、1水平走査期間が200μ秒から230μ秒で表示可能であった。また、白表示時は電流量が最大であるため、ソース信号線11に存在する非選択容量20の電荷の放電速度が速く、変化量が大きいにもかかわらず1水平走査期間が180μ秒程度で、表示可能であった。一方で、白と黒の中間付近より黒よりの階調は、電流量も白表示時の半分以下なので、非選択容量20の電荷放電速度が半分となるため1水平期間が250μ秒程度と最もかかる。

【0038】そこで、ディスチャージ電圧印加期間24において、黒信号を表示する電圧を印加するのではなく、次に表示する映像信号の階調に応じて、数段階の異なる電圧を印加することを考えた。

【0039】これを実現するための、本発明の表示装置のソースドライバ17の内部ブロックを図5に示す。階調データ検出手段52により入力映像信号の階調を検出し、その検出結果により、ソース信号用電圧源53に流れる電流量を制御すると同時に、複数の電圧源54から54cのうちの1つを選択する。また、水平同期信号

によって電圧印加期間制御部51の出力を変化させ、電圧印加期間と電流印加期間を制御する。

【0040】図2において、ソース信号線11から信号を画素に書き込む場合、トランジスタ17b、17cが導通状態、トランジスタ17dが非導通状態であることからこの時の1画素分の等価回路を図6（a）に示す。

【0041】電圧源125によって所定の電流Iをソース信号線124に流す場合、トランジスタ121にも電流量がIの電流が流れる。図6（a）でわかるように、トランジスタ121のソースまたはドレインとゲートは同一電位となるため、トランジスタ121のゲート電圧とドレイン電流が図6（b）に示すような関係にある場合、ソース信号線124の電位は、電圧値により変化する。

【0042】例えば、ソース信号線124に流れる電流がI1からI2に変化する場合、ソース信号線124の電位は $V_{dd}-V1$ から $V_{dd}-V2$ に変化する。また、電流がI1からI3に変化する場合についても同様である。

【0043】電流値変化に要する時間は図6（c）に示すように、変化後の電流値により異なり、I1からI2へは126の点線で示すように $t-t1$ 時間かかり、I27の点線で示すようにI1からI3へは $3-t1$ 時間かかり、電流値が小さいほど変化に時間がかかることがわかる。これは、ソース信号線124にある非選択容量123の充電電流を低電流を用いて行くと、時間がかかるためである。

【0044】そこで、低電流領域（黒に近い階調）では変化に時間がかかることを考慮し、表示階調ごともしくは複数の表示階調ごとに異なる電圧値を印加するようにして、変化量を少なくし、書き込み時間の遅延を回った。

【0045】例えば、16階調表示の場合は階調1、2、4に対応する電圧を階調1、階調2では対応する電圧を電圧印加期間に印加し、階調2、3では階調2に対応する電圧を印加し、階調4以上の場合では階調4に対応する電圧を印加することで、書き込みに必要な時間、特に時間がかった低電流領域での書き込み時間が短縮でき、1水平走査期間は表示階調によらず220μ秒あればよい。

【0046】他の階調数の場合でも同様、図5の複数の電圧源で印加する電圧値はそれぞれ、階調表現に必要な最大電圧値と最小電圧値から電圧源54の数で等間隔に割り振った電圧値よりも、低電流領域より、電圧値を設定する方がよい。

【0047】また、用意する電圧数はソース信号線124の取り得る電圧範囲にもよるが、ソースドライバの回路規模増大も、電圧数増加による画質改善の兼ね合いから多くても5つ程度が望ましい。

【0048】（実施の形態3）電流により階調制御を行

う表示デバイスとして、有機発光素子が挙げられる。有機発光素子を用いたマルチカラー表示装置を実現する方法のひとつとして、赤色発光素子、緑色発光素子、青色発光素子を並べてマルチカラー化する方法がある。

【0049】発光色ごとに発光効率および、有機層中のキャリアの移動度、電極から有機層へのエネルギー差が異なることから、電圧と輝度、電圧と輝度、電圧と電圧の関係は発光色ごとに異なる。例えば、図5(a)に示すように、同一電圧値に対して、輝度が異なり、その結果、発光開始電圧も素子GがV1に対し、素子RがV2と異なる値をとる。また、図5(b)に示すように発光開始電流も異なる。

【0050】実施の形態1においては電圧印加期間中の電圧値は1種類であった。この形態において、図5に示す2種類の素子GとRで構成された表示装置に同一電圧値で電圧印加を行うと、素子Rの黒表示電流値であるJ2に対応する電圧を全てのソース信号線に印加した場合、素子Gにつながるソース信号線では黒表示に対応する電位とならず、最も時間のかかる黒表示に対し、ソース信号線の電位を変化させる必要が出てくる。逆に、J1に対応する電圧をソース信号線に印加した場合、素子Rに対しては、黒表示電圧値よりも高い電圧値が印加され、電圧印加期間が存在しない場合に比べ、ソース信号の電圧振幅が大きくなるという問題がある。

【0051】そこで、ソース信号線により発光開始電流値が異なる素子が形成されている場合、少なくとも発光開始電流値が異なる素子が形成されたソース信号線ごとに、異なる電圧値を設け、黒表示電圧を調整できるようにすればよい。図5のR、G素子で形成された表示装置の場合は、図7の構成での電圧源54を2つ用意し、素子Rが並ぶソース信号線と素子Gが並ぶソース信号線それぞれ異なる電圧源を設ける。

【0052】また、更に書き込み時間を短縮するためには、実施の形態2で行ったようにそれぞれの信号線に対し、更に複数の電圧源を用意し、階調に応じて印加電圧値を変化させればよい。

【0053】(実施の形態4) フレーム周波数が早くなればなるほど1水平走査期間が短くなるため、周波数が早い場合は、実施の形態2で実施した複数の電圧源の電圧値は書き込み時間に時間がかかる黒表示付近に対応する電圧値を中心に用意する。一方、フレーム周波数をゆっくりすると、電圧変化に要する時間を長く取れることから、電圧値の取り方を白表示側にシフトさせてもよい。これにより、白表示時の輝度を向上させることが可能であり、コントラストの向上につながる。

【0054】携帯情報端末など、低電力駆動が要求される表示装置では、図8に示すボタン184操作時には全画面を表示するが、待ち受け時などボタン184が長時間操作されない場合には、一部分のみ表示を行うパースシャル表示モードとして低電力化を図ることもある。この

パースシャル表示モード時には表示ライン数が少なくなるためフレーム周波数を下げることでもでき、全画面表示時と異なる発振周波数を用いて回路を動作させることが可能である。

【0055】図9に複数の発振器と切り替え回路、分周回路を持ち、複数フレーム周波数に対応した表示装置のコントローラ、ソースドライバ部のブロック図を示す。階調表示はメモリ86から読み出されたデータを階調制御部87で電圧源90の制御もしくは選択によりセレクト88を介してソース信号線に出力することで行う。印加電圧の電圧値は電圧制御手段85と電圧発生部89により決められ、更に電圧制御手段85は発振周波数検出手段83の出力を受け、周波数により電圧値を変更することが可能である。これにより、フレーム周波数の違いにより電圧印加期間の複数の電圧源の電圧値を変更し、最適な階調表示を行うことが可能となる。

【0056】携帯情報端末の他にも、例えばテレビとして用いた場合、映像信号送信方式が異なるため、フレームレートも異なる。両方式に対応した表示装置を作成する場合、図10に示したテレビにおいて、映像信号処理回路44により送信方式を検出し、複数の電圧源の電圧値の組み合わせを変化させることで、最適な階調表示を行うことが可能である。

【0057】(実施の形態5) 実施の形態1で行った黒電圧印加は、図2のトランジスタ17aの電流対電圧特性を用いて、黒表示時の電流値に対応する電圧値を印加していた。しかし、同一電流に対する電圧値がロット間、基板の位置により変化する可能性があるため、最適な黒電圧値を印加するためには表示装置ごとに入力電圧値を調整する必要がある。

【0058】表示装置ごとに調整することは製造工程を複雑にするため、望ましくない。そこで、電圧値のばらつきが、ロット間にくらべ、表示装置内の画素間では小さいことから、少なくとも表示装置内1つのテスト用トランジスタを作成し、トランジスタに黒表示時の電流を流した時に必要なトランジスタのゲート電圧を検出し、その結果に応じた電圧値をソース信号線に印加することを考えた。回路構成を図11に示す。

【0059】ソース信号線100には黒信号を表す電流値を流す。この時、トランジスタ98のドレインにも同一電流値が流れ、接点99と、E1電源線96との電位差を電圧検出手段91で検出し、その検出結果を電圧発生手段92に入力し、図2の電圧源18に対応する電圧値を変化させる。セレクト93により電圧印加期間と電流期間を制御する。

【0060】この方法では、駆動トランジスタの電流対電圧特性がロット間でもばらついても常に黒表示の電圧を印加させることができるため、トランジスタの作成ばらつきによる黒ずれを防止することが可能である。

【0061】なお、ソース信号線100に様々な階調に

対応する電流値を流すことで、その時の電圧を電圧検出手段91で検出でき、電圧発生手段92及びセレクタ93を用いてソース信号線に印加することが可能であることから、本発明は必ずしも原信号印加時のみに限定されるものではなく、一般にある階層に対応する電圧を印加する場合にも適応可能である。

【0062】（実施の形態6）ソース信号の電流値の変化は、変化後の電流値が大きくなるほど早くなる。図6（c）に示すように、電流11から12もしくは13に変化する時、電流値が大きい13への変化の方が短時間で変化できる。これは電流源125によりソース信号線の浮遊容量123の電荷を引き抜きもしくは蓄積することで電圧値を変化させることから、たくさん電荷を流すことが可能な高電圧領域の方が早く変化できるためである。

【0063】そこで、電流をたくさん流すと波形の立ち上がり時間が短くなることを利用して、図12に示す1水平走査期間の内の初めからある期間133まで、表示階層に対する所定の電流値の3倍以上10倍以下の電流値を流す。その後の期間135において所定の電流値を流す。これにより、従来の131（点線）のように電流値が変化したのに対し、132（実線）のように立ち上がり時間を早くすることができる。これにより、書き込み時間が短縮し、1水平走査期間134を短くすることが可能となり、230μ秒で書き込みが可能となった。この方法は、実施の形態1から5と異なって電圧源、電圧発生部、セレクタが不要になるため、回路規模が小さいソースドライバを実現することができる。

【0064】黒表示時は電流を3から10倍すると書き込み速度を早くすることが可能であるが、電流が増加すると輝度が大きくなるため、電流値を10倍にした場合、黒浮きが発生する場合がある。また、前述の走査期間でのソース電流値に比べ、次の走査期間でのソース電流値が小さくなる場合、輝度が低くなるため、書き込み速度が遅くなっても、コントラストが低下する問題が出る恐れがある。

【0065】そこで、図13に示すように、1水平走査期間の初めに実施の形態1から5と同様に黒信号電圧挿入期間144を設け、その後、3倍以上10倍以下の電流値を流す期間145、階調に応じた電流値を流す期間146を設ける。

【0066】電流値が小さい場合から大きい場合に変化する時、3倍以上10倍以下の電流値を流す期間146aにより、従来の立ち上がり141（点線）に比べ、142（実線）に示すように早く変化することができる。

【0067】電流値が大きい場合から小さい場合に変化する時、黒信号電圧挿入期間144により瞬時（少なくとも4μ秒以内）で黒状態に変化することができるため、立ち上がりも早く変化させることが可能となる。

【0068】このような波形を実現するための回路構成

を図7に示す。実施の形態1とはほぼ同一構成で実現可能であり、水平走査期間の中で階調データ検出手段52の出力を変化させることで、所定電流の3倍以上10倍以下の期間と、所定電流値を流す期間を作ることができる。これにより、1水平走査期間が150μ秒で走査することが可能となった。

【0069】（実施の形態7）実施の形態6により、例えば走査線数が220本の表示装置であれば、フレーム周波数が30Hzで動作可能となった。これにより、フリッカの少ない表示が可能となった。しかし、テレビのようにフレーム周波数が60Hzのものに適用させる場合、書き込み不足による黒表示時の輝度増大、白表示時の輝度低下が発生する。

【0070】さらに、書き込み時間を早くするための方法として図14、図15に示す方法を考えた。図15に示すように、1水平走査期間の初めにソース信号線に階調に応じた電圧値を印加する（電圧値に応じた階調表示114）。この時の電圧変化の速度はソース信号線の配線抵抗と、浮遊容量から決まる時間定数により決まるため、2μ秒以下である。図2の回路構成において、このままE1素子16に電流を流そうとすると、トランジスタ17aもしくは17eのゲート電圧とドレイン電流の関係が直線ごとに変化した場合に、電流値が変化量と同じだけ変化した、E1素子16の輝度が変化することで表示むらが発生する。そこで、残りの期間115に、ソース信号線に電流値に応じた電流を流すことで、トランジスタ17aもしくは17eのゲート電圧を、所定のドレイン電流が流れるように変化させる。これにより、トランジスタの電流電圧特性のばらつきを補正し、表示むらのない表示装置を実現する。

【0071】この時の回路構成が図14であり、ソース信号線ごとに設けられた階調データ検出手段52により、ソース信号用電流源53、電圧源104を制御し、階調ごとに電流値または電圧値を変化させる。これにより、114、115の期間で表示階調ごとに電圧、電流値を変化させ、さらに、ソース信号用電流源53と電圧源104のどちらをソース信号線とつなげるかを定める切り替え手段106を水平同期信号により制御される電圧印加期間制御部51により制御することで、水平走査期間113内で期間114と期間115の長さを可変させることができる。

【0072】書き込み時間においても電流に応じた階調表示を行う期間で電流が変化する量は、せいぜいトランジスタの電流電圧特性のばらつきの範囲内であるため、50μ秒程度で済む。

【0073】電圧印加期間は多くても3μ秒あればよく、電流書き込み時間が20μ秒程度で済むため、走査線数が220本の場合は60Hzでの駆動が可能であり、フリッカレス駆動が実現できた。

【0074】従って、マージンを考慮するとフレーム周

放電により、電圧印加期間を1水平走査期間の1%以上50%以下にすることが望ましい。

【0075】(実施の形態8)図16は本発明によるソースドライバ駆出力を示したものである。263はXビットの映像信号をアナログ信号に変換するデジタルアナログコンバータであり、264はアナログ電圧出力の最大値を決めるリファレンス電圧線である。本発明ではリファレンス電圧生成部261により生成された複数の電圧値を選択部262によりクロック及び水平同期信号267に応じて1つ選択することでリファレンス電圧線264に印加する電圧値を変化できるようにしたことが特徴である。

【0076】図17に入力映像信号が8ビットの場合のタイミングチャートを示す。必要となる最大輝度に対応するソース信号線265の電圧値がV1であるとする。図17中の電圧V2はV1の3倍以上10倍以下の電圧を印加すればよい。また、リファレンス電圧にV2を印加する期間は水平走査期間のうちの5分の1以上2分の1以下あればよい。また、このソース信号線電圧により階調表現を行う場合は更に短く、1μ秒以上5μ秒以下であればよい。

【0077】このリファレンス電圧の操作により入力映像信号データが下付の場合、ソース信号線への出力は初めにV2の電圧が出力され、その後リファレンス電圧の変化によりV1を出力する。入力データが00の場合は、ソース信号線への出力は常にこの電圧が印加される。また、その間の値においてはリファレンス電圧値がV2の時は所定出力電圧の3倍以上10倍以下の電圧が、V1の時は所定電圧値が出力される。

【0078】このようにソース信号線電圧を制御することにより、図50のような構成の表示装置においてソース信号線76の導通容量による波形をより小さくすることができ、2型程度の大きさのパネルであれば、1ラインあたりの書き込み時間は150μ秒程度で閉鎖させることができる。

【0079】(実施の形態9)図18は本発明の第9の実施の形態における1画面分の回路とソース信号線及び階調線を行う電流源を示した図である。

【0080】図19にタイミングチャートを示す。ゲート信号線(1)12は行選択期間に導通状態(ここでは図18のトランジスタ17がPチャネルトランジスタであるためローレベルで導通となる)となり、ゲート信号線(2)13は非選択期間に導通状態となる。

【0081】これにより、行選択期間にはトランジスタ17b、17c、17jが導通、トランジスタ17dが非導通状態になり、等価的には図20(a)に示すような回路となり、E.L電源線15からソース信号線11へはトランジスタ17a及び17iを介して流れ、トランジスタ17aを流れる電流I_a及びトランジスタ17iを流れる電流I_iの和I_{in}がソース信号線11に流れ

る。また、蓄積容量14にはトランジスタ17a及び17iに流れる電流量の和がI_{in}となるようなゲート電圧になるように電荷が蓄積される。

【0082】非選択期間には逆にトランジスタ17dが導通、トランジスタ17b、17c、17jが非導通状態になるため、図20(b)のような等価回路となり、E.L電源線15からE.L素子16へトランジスタ17aを介して電流が流れる。電流量は蓄積容量14に蓄えられた電荷量により決められ、選択期間で保持した電荷に対応した電流が流れる。つまり、トランジスタ17aには非選択期間に電流I_aが流れ、E.L素子16にも電流I_aが流れる。

【0083】ソース信号線に流す電流I_{in}=I_a+I_iに対し、E.L素子に流れる電流がI_aとなることから、電流値I_iを調整することでE.L素子の輝度を変えずにソース信号線に流す電流値を増加させることができ、ソース信号線11に存在する浮遊容量C₀の電荷の充放電が早くなることで、従来に比べ短い時間でソース信号線に流れる電流値が所定の値となる。

【0084】ここで、電流I_aとI_iの強弱はトランジスタ17aと17iのチャネル幅、チャネル長により調整が可能である。図21に2つのトランジスタのチャネルサイズとソース信号線11に流す電流を決める電流源10の電流値とE.L素子16に流れる電流値の関係を示す。

【0085】トランジスタ17iのチャネルサイズをトランジスタ17aと同じにした場合、E.L素子16に流れる電流はソース信号線11に流れる電流の半分となる。ソース信号線に流れる電流は図20(a)に示すように、17a、17iの両方のトランジスタに流れる。製機プロセスによるばらつきを無視すれば2つのトランジスタのゲート電圧対ソースドレイン間電圧特性は同じであり、またゲートには同一電圧がかかるため、それだけのトランジスタには均等に電流が流れる。E.L素子に流れる電流はこのうちのトランジスタ17aを流す電流のみであるため、ソース信号線11に流れる電流の半分となる。

【0086】トランジスタ17iのチャネル幅、チャネル長を変化させると、ゲート電圧対ソースドレイン間電流の特性が変化し、チャネル幅を広くするとチャネル長を短くすると、トランジスタ17iに電流が流れやすくなるため、ソース信号線11に流れる電流に対するE.L素子16に流れる電流の割合を小さくすることができる。図21には一例として、トランジスタ17aに比べチャネル幅を9倍にした場合、チャネル長を3倍にしてチャネル長を3分の1にした場合について示している。いずれもソース信号線11に流れる電流に対し、E.L素子16に流れる電流は10分の1となる。

【0087】ソース信号線の電流値変化に要する時間tは、浮遊容量の大きさをC、ソース信号線の電圧をV、

ソース信号線に流れる電流を I とすると、 $I = C \cdot V / t$ であるため電流値を10倍大きくできることは電流値変化に要する時間が10分の1近くまで短くできることを示す。これにより、走査線数が220本の場合にフレーム周波数60Hzで駆動させることが可能である。

【0088】(実施の形態10) 実施の形態9において、ソース信号線に流す電流値を10倍することで所定電圧に変化するまでの時間を短くしたが、黒表示時には理想的には電流0であるが、実際にはトランジスタのリーク電流および電流源を構成するトランジスタのリークにより数 μA 程度流れるが、黒汚きを防ぐためには電流値は小さい方がよく、電流値を大きくすることで変化速度を早くする方法ではコントラストの低下を招きやすい。

【0089】そこで、図22に示すように、ソース信号線11に電源切り替え手段19を設け、電流源10もしくは電圧源18の出力をソース信号線に印加するようにし、電圧源18はトランジスタ17aを流れる電流が数 μA 程度電圧源18を選択し、残りの期間に電流源10を選択する。図3(a)に示すように、ソース信号線11にはディスチャージ電圧印加期間と映像信号電流印加期間が存在し、水平走査期間の初めには必ずソース信号線が黒表示を表す電圧値が印加される。この操作により黒表示時に微点灯するという現象をなくすることが可能となる。

【0090】一方、黒以外の各階調については、電流印加期間に流れる電流値が大きいくらいしやすいため、最も変化に時間がかかる階調は黒の1つ上の階調である。これは電流変化に要する時間 $t = CV / I$ (C : ソース信号線に存在する浮遊容量、 V : ソース信号線電圧、 I : ソース信号線に流れる電流) で表わされ、 C は階調によらず一定で表示装置の大きさにより決まる、 V はPチャネルトランジスタを用いた場合、黒階調になるほど大きくなり、更に1は黒階調になるほど小さくなるため、黒の階調に近づくほど電流変化に要する時間がかかるためである。ここでは説明のため、黒を示す階調を階調0、次に階調の高い階調を階調1、以下階調が高くなるにつれ、階調値を1ずつ大きくすることとする。

【0091】図3に示すように、水平走査期間の初めに黒電圧を印加した場合、前ラインで表示される映像信号に關わらず常に階調0の期間が存在し、同一水平走査期間内に所定階調を示す電流値まで変化できれば、所定階調が表示可能である。

【0092】最も変化に時間がかかるのは階調1表示の場合であり、1水平走査期間内から階調0から階調1に変化できれば、全ての階調が表示可能である。

【0093】図23に図2に示す画面構成の場合(a)

と図22に示す画面構成の場合(b) (E.L素子16を流れる電流値に対してソース信号線11を流れる電流値が10倍となるようなトランジスタ17a、17iの組み合わせとした)で水平走査期間を75 μs とし、階調1を表示させてソース信号線の容量を変化させた時に、E.L素子16を流れる電流が所定電流にどれだけ減るかを示した図である。100%の場合、所定電流値まで変化できたことを示し、それ以下の場合、変化に要する時間が75 μs より多いことを示し、所定階調表示が行えないことを示す。

【0094】所定電流値(輝度)に対し10%程度のずれは目で確認できないことから実用上は90%以上100%以下であればよい。この条件で許容できるソース信号線容量は図2の画面構成では2pF以下のみ動作するが、図22に示す画面構成では27pF以下で動作可能である。2型程度の表示装置であれば、ソース信号線に寄生する容量はドライバICの出力段を含め15から20pF程度であり、ソース信号線の電流値を10倍にした本実施の形態10を用いることでフレーム周波数85Hz以下で駆動することが可能であり、ラジカガの少ない表示が可能である。また、テレビなどにも適用できる。

【0095】ソース信号線11に寄生する容量は表示装置の大きさによって変化する。15型にするとも50pF程度となる。この場合はソース信号線電流をE.L電流の10倍にして書き込んだとしても70%程度しか書き込めることができないため、走査ライン数が多い場合、例えばチャネルサイズの比を1.5倍に増加させることで60Hz駆動が可能となることがわかった。

【0096】このように、本発明の形態10によれば、表示装置の大きさによって駆動トランジスタ17aと17iのチャネル領域の大きさを変化させることで、所定の水平走査期間内に所定電流値を書き込むことが可能となる。

【0097】(実施の形態11) 実施の形態10において、水平走査期間が黒信号電圧印加期間と所定電流値の数倍の電流値を流す期間となっている場合には、ソース信号線の容量が20pFであっても60Hzで駆動することを果たした。

【0098】図22のトランジスタ17a及び17iのゲート間電圧のバネ内でのばらつきにより、黒電圧印加に対するE.L素子16に流れる電流値は異なり、黒電圧が低い場合、電流が多く流れるため黒が厚くという問題が発生する。

【0099】この問題を解決するためにはバネ内でのトランジスタのゲート間電圧のばらつきを考慮し、最も多く電流が流れるトランジスタを用いても黒表示となる輝度となるように、黒電圧を高めに印加すればよいが、この場合、最も多く電流が流れるトランジスタを用いた画素では階調0から階調1への電流値の変化量が大

きくなり、所定電流値への変化に要する時間が長くなる。その結果として、例えば黒電圧を0.5V高めにした場合、階調0から階調1への変化に対し、水平走査期間7.5μ秒で書き込みの間に許容されるソース信号線容量値は2pF程度となる。

【0100】実施の形態10のように、トランジスタ17aと17iのチャネル領域の大きさの比を変化させてもよいが、本実施の形態11では階調0以外の階調の電流値を増加させることで許容される容量値を大きくすることを考えた。各階調に対応する電流源を供給する電流源を用意し、更に大きな電流を流す複数個(α個)の電流源を用意する。図22ではαが4の場合を示し、階調0に対してはこれまでに同様に電流源0を用い、階調1に対しては電流源1ではなく電流源5を用いる。階調2には電流源6、以下順に階調iに対して電流源(i+4)を用いる。

【0101】これにより、各階調表示時にソース信号線に流れる電流が増加するため電流値の変化が早くなる。図24に階調1に対して電流源1を用いた場合(a)、電流源5を用いた場合(b)のソース信号線容量に対する7.5μ秒で所定電流値に書き込みができるかどうかを示す。実施の形態10においては2pF以下でない階調表現ができなかったが、本実施の形態11においては2pF以下まで書き込みすることができ。

【0102】また、この手法は電圧追加期間と併用しない場合でも、各階調の電流値が増加することから書き込み時間の短縮ができる。

【0103】なお、電流源の数においても階調数+α個必要というわけではなく、階調表示に必要なα個の電流源はなくてもよい。上記実施の形態11においては電流源1から電流源4の4つの電流源に必要な構成要件ではない。

【0104】(実施の形態12) 電流値により階調表示を行う場合、各階調に対応する電流源をソース信号線に流す方法として、各階調に対応した電流を流す電流源を少なくとも階調数分用意し、入力データに応じて1つを選択し出力する方法がある。

【0105】この方法では階調数が増加すると必要な電流源の数も増加し、ソースドライブの面積が増大する。

【0106】階調kにおいて電流値が1kであり、階調1において電流値が1Lであり、 $1L = 1k \times 2$ であるとする、従来出力電流値が1kと1Lである2つの電流値が必要である。

【0107】図18のように1個素子に対してトランジスタ17を形成すると、17aと17iのトランジスタのチャネル領域の大きさの比を変化させると、同一のソース信号線11電流に対しE/L素子16に流れる電流値が変化する、図21に示すような関係となる。

【0108】ここでトランジスタ17jに注目し、トランジスタ17aと17iのチャネルサイズが同一である

とした場合に、階調Lの場合は常に非導通状態とし、階調kの場合はゲート信号線(1)12と同一動作を行うとすると、階調L表示時には17iのトランジスタがないのと同じであるためソース信号線11に流れた電流がそのままE/L素子16に流れる。この時のソース信号線電流値は1Lである。

【0109】一方、階調k表示時にはソース信号線11に流れる電流値に対し、E/L素子16を流れる電流は半分となる。従って、E/L素子16に必要な電流1kを流すためにはソース信号線には1k×2の電流値が必要となる。

【0110】この方法を用いれば、 $1L = 1k \times 2$ であることから、階調Lと階調Lで同一電流値1Lを用いることができるため、必要な電流源の数を減らすことが可能である。階調0〜Pまではトランジスタ17jを動作させ、階調P+1以上では常に非導通状態にすることで、各階調に対するソース信号線11に流れる電流は図25の実線(252、253、254)で示すように変化する。電流値1L+1以上では、2つの階調に対して同一の電流値となることがあり、必要な電流源の数を減らすことが可能となり、ソースドライブのチップ面積を小さくすることが可能である。

【0111】また、従来例(図25の点線251)に比べてソース信号線11に流れる電流値の最低値が大きくなるため、ソース信号線11に発生する寄生容量による波形なまりの影響を小さくすることができ、より短い水平走査期間で書き込みが可能である。

【0112】実施の形態10で行ったように、全ての階調においてソース信号線電流を数倍にして書き込みを行う場合に比べても、低輝度領域に比べて十分に書き込みを行える階調においては、ソース信号線に流す電流のE/L電流に対する倍率を低下させても、階調1表示時よりも大きい電流値であれば、書き込み時間が不足することはない、同一水平走査期間で書き込みが可能である。むしろ、ソース信号線11に流す電流値を下げることで低消費電力駆動が可能という利点がある。

【0113】以上の説明ではトランジスタ17aと17iのチャネルサイズを同一として電流値を2倍にした例で説明を行ったが、階調とソース信号線に流れる電流値の関係によって、3倍、1.0倍など、倍率を調整し、図25の実線252と254のように同一ソース電流値に対し、2つの階調が入るように変更することで同様な効果が得られる。従来例で示した点線の傾きが大きいほど倍率を大きくすることが望ましい。また、傾きが大きい場合、階調0から階調Pまでは4倍、階調P+1からQまでは2倍、階調Q+1以上で1倍とするなど、複数の倍率を2つ以上組み合わせる用いてもよい。

【0114】このような動作を行うためには従来の図18のトランジスタ17jに対し、入力階調に応じて少なくとも2つの異なる動作をさせる必要がある。そのため

図26のように、倍率変更手段343を設け、その出力とゲート信号線(1)345と論理積をとり、トランジスタ17jのゲートへ入力する。この図26において、倍率変更手段343はトランジスタ17jがPチャネルであるため階調P以下ではハイレベルを出力し、階調P+1以上ではローレベルを出力することで、階調P+1以上ではトランジスタ17jが常に非導通状態となってソース信号線電流=EL素子電流となり、階調P以下ではトランジスタ17jと17aのチャネルサイズの比で異なる倍率の電流値を流すようにすることが可能である。

【0115】ソース信号線11に流す電流は複数の電流源344のうち入力映像信号341により電流切り替え手段342にて1つを選択し、電流切り替え手段19が電流源を選択した時に所定の電流を流すようにする。この図26では階調P表示時に黒汚を防ぐために電圧源18を用いた構成としているが、電圧源18のあるなしにかかわらず、電流源344の数を減らすという本発明の効果には影響しないため、なくともよい。

【0116】(実施の形態13)電流値が最も低い場合に黒表示を行う表示素子において、水平走査期間の初めに黒をあらわす電圧をソース信号線に追加し、黒表示時における輝度上昇による汚れを防ぐ場合は、水平走査期間内に黒状態から所定電流値に変化できるか確認することで、書き込み不足が起こっているかどうかを判断できる。

【0117】図27は黒信号状態にあるソース信号線に対し、あるソース信号線容量の値の場合にソース信号線に流れる電流とその電流値に変化するのに要する時間の関係を示したものである。ソース電流値が小さいほど、変化に要する時間が長くなる。これは変化に要する時間を t 、ソース信号線容量を C 、ソース電流値を I 、ソース信号電圧を V とすると、 $t = CV/I$ で表されるため I が小さいと t が大きくなるためである。更に、図2に示すように駆動トランジスタ17aがPチャネルトランジスタである場合、ソース信号電流が大きくなるにつれ、ソース信号電圧が低下する。低下割合はトランジスタ17aのゲート電圧とソースドレイン間電流の関係により決まる。これにより、電流 I が小さくなると電圧 V は大きくなるため、所定電流値まで変化するのに必要な時間は電流減少の割合に比べ急速に長くなる。そのため、図27のようなカーブを描くことになる。

【0118】図28に異なる3つの電流をソース信号線に流した場合に所定電流に対する割合の時間的変化を示す。ここで3つの電流11、12、13において、 $11 < 12 < 13$ という関係があるとする、時間 $t1$ 後には13では96%、12では88%、11では80%程度まで変化している。

【0119】図29に65μ秒後に各ソース電流値入力に対して所定電流値のうちの何割まで変化できたかを示

す(ソース信号線容量は40pF)。書き込み割合は指数関数的に増加することがわかる。

【0120】このような状態において、1水平走査期間を65μ秒としてEL電流(出力電流)を測定しても、図30のようにソース信号線電流(入力電流)に対し、比例関係とはならず、低電流ほど出力電流が所定値より小さくなる割合が多くなり、入力電流に対し等間隔で階調を設定した場合、得られる輝度(出力電流に比例)はガンマ補正がかかったように黒に近い階調では緩やかに変化し、白になるにつれ変化量が大きくなる。

【0121】このように全ての階調において、所定の輝度に書き込むように書き込み時間を用意しなくてもよく、各階調の電流値が等間隔である場合、図30のように輝度は緩やかに指数関数的に増加するため、全階調をランプ表示した場合に、入力信号強度対輝度が2、2乗に比例するガンマ曲線に近づき、表示品位を向上させることができる。

【0122】図31は書き込み時間を変化させるための機能を加えたゲートドライバの構成を示したものである。ゲートインーブルパルス生成部412を設け、インーブルパルスが出力されたときは図2に示すゲート信号線(1)のトランジスタ17c、17g(ソース信号線と駆動トランジスタの経路上にあるトランジスタ)は全ての行において非導通状態とすることで、書き込み時間を短くすることができる。この方法以外にもフレーム間液数を変化させてもよいし、フレーム毎にブランキング期間を設けて、書き込み時間を調整する方法でもよい。

【0123】図10に本発明の実施の形態を用いたテレビを示している。調整手段42により図31のゲートインーブルパルス生成部412を変化させ、インーブルパルス幅を変化させることでガンマ特性を調整する機能を有している。

【0124】また、外部切り替え手段413を設け、切り替えによりゲートインーブルパルス幅の値を調整できるようにして、ガンマ曲線調整機能を設けてもよい。

【0125】(実施の形態14)図31でインーブルパルス幅を大きくすると、書き込み時間が短くなり、所定電流値に対し、書き込まれる電流値が小さくなる。例えば、図28において、ソース信号線に電流値13を流し、ゲート信号線(1)の導通期間を $t2$ とすると、所定電流値に対し50%となり、輝度は半減する。逆に、電流値をあらかじめ所定輝度に対し大きい値をソース信号線に流し、ソース信号線が黒状態から所定輝度に達した時間でソース信号線に接続されたトランジスタを非導通状態とすることで、表示素子に流れる電流に対し、ソース信号線電流を大きくして変化に要する時間を早くすることができた。

【0126】(実施の形態15)ソース信号線に流れる電流量をEL素子に流れる電流量に比べ大きくする方法

として、図1のような1画素の構成が考えられる。

【0127】これまでの発明と異なる点は、表示階調に対応して流す電流 I_e を数倍（3～20倍程度）とするのではなく、最近電流値の値を従来の数倍程度とし、以降階調増加分は従来と同様の増加量とすることである。つまり、ソース信号線に流れる電流 I_s は表示階調に対応した電流 I_e とバイアス電流 I_b との和になる。ここでバイアス電流 I_b は電流 I_e の最小値の3倍以上20倍以下の値とする。

【0128】本構成では1画素あたりのトランジスタの数が4つであり、他の発明の形態と異なり、トランジスタの数を増加させることなくソース信号線電流値を増加させることができる点で有利である。

【0129】本実施の形態15の画素構成における動作を図1及び図3を用いて説明する。ソース信号線から画素に信号を書き込む時には図32(a)に示すように、ゲート信号線(1)422はトランジスタを導通状態とし、バイアス制御線428はトランジスタを非導通状態とするため駆動用トランジスタ421aにはソース信号線420に流れる電流量と同じ $I_e + I_b$ の電流が流れる。

【0130】EL素子15を発光させる期間では図32(b)に示すように、トランジスタ421b、421c、421fが動作する。

【0131】図32における(a)と(b)の期間は図33のタイミングチャートで示すように、ある行の画素で見ると、(a)の期間は1フレームのうち1/（走査行数）以下の期間であり、(b)の期間はその残りの期間である。行ごとに(a)の期間はフレーム内で重ならないように配置される。

【0132】図32における(b)の期間では、駆動トランジスタ421aを流れる電流は(a)の期間で蓄積容量426で記憶された電荷に対応した $I_e + I_b$ である。そのうち、電流源429の電流値がバイアス電流 I_b であるとする、EL素子427には電流 I_e が流れ、階調に応じた電流をEL素子に流すことが可能となる。

【0133】ソース信号線に流れる電流値が最も小さい時は電流 I_e が最小値の場合であり、バイアス電流 I_b にはこのときに期間(a)の間で電流値が所定電流に十分変化できるくらいの値を設定すればよく、ソース信号線容量が20pF程度であれば、電流 I_e の最小値の8から10倍程度であれば動作できる。これにより1水平走査期間が75μsで駆動が可能となる。

【0134】図1の構成では、ソース信号線の電流を画素にとりこむ際、図32(a)に示すように、EL素子427には電流源429により逆方向電流（逆バイアス電流） I_b が流れるため、EL素子427が有機電界発光素子の場合、逆方向電圧を印加した場合のように、有機分子の酸化還元反応などによる電気化学的劣化を避

くすることが可能となる。図34に陽極/正孔輸送層/発光層/電子輸送層/陰極からなる3層型有機発光素子のエネルギーダイアグラムを示す。発光時の正負キャリアの挙動は図34(a)で表わされる。電子は陰極450より電子輸送層451に注入されると同時に正孔も陽極454から正孔輸送層453に注入される。注入された電子、正孔は印加電界により対極に移動する。その際、有機層中にトラップされたり、発光層界面でのエネルギーレベルの差により455のようにキャリアが蓄積されたりする。

【0135】有機層中（電子輸送層451、発光層452、正孔輸送層453）に空間電荷が蓄積されると分子が酸化もしくは還元され、生成されたラジカル陰イオン分子もしくはラジカル陽イオン分子が不安定であることで、経費の低下により輝度の低下および定電流駆動時の駆動電圧の上昇を招くことが知られている（Applied Physics Letters, Vol. 69, No. 18, P.2160~2162, 1996）。これを防ぐためにデバイス構造を変えたり逆方向電圧を印加しているのである。

【0136】期間(b)においては逆方向電流が印加されるため、注入された電子及び正孔がそれぞれ陰極及び陽極へ引き抜かれる。これにより、有機層中の空間電荷形成を解消し、分子の電気化学的劣化を抑えることで寿命を長くすることが可能となる。

【0137】なお、図34では3層型素子について説明を行ったが、4層型以上の多層型素子及び2層型以下の素子においても、電極から注入された電子及び正孔により有機層の電気化学的劣化が起こることは同様であるため、層の数によらず本実施の形態15により寿命を長くすることが可能となる。1つの層に複数の材料を混ぜ合わせた素子においても分子の電気化学的劣化は同様に生じるため効果がある。

【0138】本発明での特徴はこのように、有機分子の劣化を防ぐ機能を持たせ、かつソース信号線に発生する浮遊容量による波形なまりを防ぐためのバイアス電流を流す機能を持たせると、図2に示す構成比べて各画素に必要なトランジスタ数を増加させることなく表示が可能であるということである。つまり、逆方向電流を流すためのトランジスタの数を増やさなくてもよいということが、表示装置の各画素の開口率を下げなくて済むため利点となる。

【0139】なお、ゲート信号線(1)422及びバイアス制御線428はそれぞれ図28のゲート信号線(1)12及びゲート信号線(2)13と同一操作で動作させればよく、逆方向電流印加のためにゲートドライバの機能を増やさなくてもよいという利点もある。

【0140】（実施の形態16）図35は本発明の第16の実施の形態を示したものである。EL素子457及び負荷458に駆動用トランジスタ461aから流れる電流を流し、負荷及びEL素子の抵抗値の比により、駆

動用トランジスタ461aに流れる電流に対するE1素子に流れる電流の比を変化させることができる。

【0141】また、ゲート信号線(3)464の電圧を変化させ、トランジスタ481eの抵抗値を変化させることで、E1素子に流れる電流の比を変化させてもよい。

【0142】例えば、負荷468をE1素子457と同様にダイオード特性の負荷として、抵抗の比をある値に設定することで、ソース信号線460に流れる電流値に對し、E1素子に流れる電流値を変化させることができる。例えば、負荷468の抵抗とE1素子467の抵抗の比が1対9であるならば、ソース信号線電流はE1素子に流れる電流の10倍必要となる。これにより、図23(b)で示したように、従来に比べソース信号線が20から25pF程度であっても1水平走査期間が75μ秒で表示可能となる。

【0143】また、図36に示すような電流電圧特性を持つように負荷468を抵抗性の負荷とした場合に、階調に對しソース信号線の電流値が図37の491で示すように変化すると、E1素子に流れる電流は階調に對し図37の492で示すように増加する。負荷468とE1素子467にかかる電圧は等しいため、同一電圧に對する電流の比によりE1素子の電流値が決定され、電流値(階調)によってE1素子の抵抗値が変化することから、E1素子は図37の492で示すような非線形特性となる。階調として、図37の1以下領域を使うことで、ガンマカーブに近い形となり、ガンマ補正が可能である。これにより、電流源の最小利得幅に制約があり、黒レベルの階調に對し、輝度変化を小さくできない場合でも、ガンマカーブに沿った階調制御特性を得ることができる。

【0144】なお、図35ではE1素子と負荷に電流が流れる期間を個別に制御することが可能であるが、図38のように同一に制御するようにしてもよい。

【0145】図39は外部調整手段501により負荷468の値を変更できるようにした場合の回路構成である。負荷468の値を変更することにより、E1素子467との抵抗比の比が変化するため、輝度の調節が可能となる。また、負荷468が抵抗性の負荷である場合は、図37のE1素子に對する階調特性カーブが変化するためガンマ調整やコントラスト調整などが可能である。

【0146】外部調整手段501は例えば、図10のテレビや図8の携帯情報端末、図40のビデオカメラ、図41のデジタルカメラなどに、表示装置の設定用のボタンなどの形で外部に設置し、ユーザに調整できるような機能を設けることができる。もちろん、表示される画面にしたがってユーザがコマンドとして送って調整できるようにしてもよい。図40の制御ボタン518や図41のボタン525が外部調整手段に用いられる。

【0147】以上の発明はまた、各階調間の電流値の差が大きくなることから各階調に對する電流出力のばらつきの許容値を大きくできる利点がある。

【0148】以上の発明を用いることで、ソース信号線に寄生する容量値が25pFであっても1水平走査期間が65μ秒で書き込むことが可能であり、フリッカの少ない表示が可能である。

【0149】図8は本発明の実施の形態のうち、少なくとも1つの形態を用いた表示部182に低周波装置、アンテナ181、ボタン184を取り付け、筐体183でもって携帯情報端末にしたものである。

【0150】図10は本発明の実施の形態のうち、少なくとも1つの形態を用いた表示装置41に映像信号入力46と映像信号処理回路44をとおりつけ、筐体47でもってテレビにしたものである。

【0151】また、本発明の実施の形態において、図50のソースドライバ71及びゲートドライバ70を低周波ポリシリコンを用いて表示装置のガラス基板に形成してもよい。もしくはソースドライバ71及びゲートドライバ70を半導体回路として作成し、表示パネルと組み合わせてもよい。また、一方のドライバを低周波ポリシリコンで表示装置のガラス基板に形成し、他方を半導体回路として形成し、表示パネルと組み合わせる方法でもよい。

【0152】本発明の実施の形態のうち、ソース信号線に流れる電流値と、E1素子に流れる電流値の割合を変化させる方法として、少なくとも2つの駆動トランジスタを用いた回路図を図18に示したが、トランジスタ17jの配置場所は17a、17iの2つのトランジスタのうちの1つにトランジスタ17dが導通時、電流を流さないような構成にすればよく、例えば図42、図43もしくは図44に示したように配置しても同様な効果が得られる。また、これらの図に関わらず、上記目的を達するような構成であればトランジスタ17jの導通場所は任意でよい。

【0153】この例ではスイッチング素子として、Pチャネルのトランジスタを例にして説明を行ったが、Nチャネルのトランジスタ、もしくはその組み合わせによっても、同様に実現可能である。例えば、図2に示した画素構成の場合、ゲート信号線(1)12及びゲート信号線(2)13に印加させる電圧値にNチャネルトランジスタを用いた場合は、ロジックレベルで考えるとPチャネルトランジスタの信号の反転信号を入れればよく、電流源10については電流を流す向きを逆にし、E1電流源15から供給される電圧を電流源10の電流切り替え手段19とは逆の端子電圧に比べ、低くすることで同様に実現することが可能である。つまり、電流の向きと電位の階調が反転するだけで、ソース信号線11に存在する浮遊容量10の電荷の充電電圧を早くするという目的は同一であるからである。

【0154】また、Nチャネルトランジスタの場合に電流比を変化させる構成の一例として図45を示す。

【0155】また、ダイナミックカレントコピアの両極構成において説明を行ってきたが、図46に示すようなカレントミラー構成の回路においても同様に本発明を実施可能である。カレントミラー構成の場合においても、行進状態時にはトランジスタ177dを導通状態、177bを非導通状態にして、電流源170により、E1電極線175、トランジスタ177a、177d、ソース信号線171を通して階調に応じた電流を流すという動作を行うため、ソース信号線171に浮遊容量が存在した場合、電流源170の電流値の変化時に、低電流領域では浮遊容量にたまった電荷の放電を行うことが難しいという問題は同じである。従って、本発明の実施により、書き込み速度が速くなるという効果を得ることができ。

【0156】ソース信号線に流す電流と、E1素子に流す電流値を変化させるには図47に示すように、トランジスタ177m及び177nを追加し、177nのゲート電極にゲート信号線(1)172を接続して、トランジスタ177m、177aのチャネルサイズを変化させることで、実現可能である。

【0157】また、トランジスタ177nのゲート端子をゲート信号線(1)172ではなく独立させて制御することで例えば、階調に応じて常に非導通もしくはゲート信号線(1)172と同一動作を行うもののうちのいずれかを選択することで、表示階調ごとにソース信号線電流とE1素子に流れる電流比を変化させることが可能となる。

【0158】これにより、ソース信号線に流す電流値を大きくすることができると電流比の変化を早くすることが可能である。

【0159】本発明においてスイッチング素子として用いたトランジスタ177b、177c、177d、177j、177b、177d、177nは薄膜トランジスタを例にして説明を行ったが、薄膜トランジスタに限らず、バリスタ、サイリスタ、ラジダイオード、薄膜ダイオード(TFD、MIM)などを用いても同様な効果が得られる。

【0160】また、表示素子としてE1素子で説明を行ったが、有機電界発光素子や無機エレクトロルミネッセンス素子、発光ダイオードなどを用いてもよい。

【0161】更に、例えば液晶などの光変調パネルにも応用できる。図2においてE1素子16を液晶層とすればよい。

【0162】同様に、E1素子を電流値により駆動させるための回路構成として図48(a)に示すような構成も考えられる。図18と異なるのはスイッチングトランジスタがE1素子ではなく、電流源につながっているところである。

【0163】以下、図48(a)の回路構成における動作を説明する。

【0164】ゲート信号線(1)391によりトランジスタ17c、17b、17jを導通状態とする。さらにゲート信号線(2)392によりトランジスタ17dを非導通状態とする。蓄積容量14にはトランジスタ17aと17iに流れる電流の和がソース信号線電流値と同じになる値となるように応じた電圧が記憶される。トランジスタ17aと17iに流れる電流値の比はチャネルの長さの比及びチャネルの幅の比により決められる。

【0165】次に、ゲート信号線(1)391及び(2)392の操作により、トランジスタ17c、17b、17jを非導通状態、トランジスタ17dを導通状態とし、E1電極線393より電流をトランジスタ17aとE1素子16に流す。このときの電流値はソース信号線電流からトランジスタ17aに流れた電流値と同じ大きさである。

【0166】これにより、図18の構成と同様に、ソース信号線に対する電流値とE1素子に流れる電流値の比を少なくとも2つの駆動トランジスタ17a、17iのチャネルサイズの比を変更することで、変化させることが可能となり、従来の構成に比べてソース信号線に流す電流値が大きくなることで、浮遊容量20による波形的なまりを小さくする効果が図18の構成と同様に得られる。

【0167】また、本発明の実施により各階調のソース信号線に流れる電流値を数倍(2型パネルの時は5から10倍程度)とすることで、各階調の電流ステップの刻み幅を大きくすることができ、ソースドライバに構成された各階調に対応した電流源の出力ばらつき許容範囲を大きくすることができ。

【0168】また、電流調整がしやすいという利点がある。

【0169】ソース信号線171に電源切り替え手段179を設け、電流源170と電圧源178とを切り替えて使うことで、実施可能となる。

【0170】

【発明の効果】以上のように本発明は、ソース信号線に切り替え手段を有し、1水平走査期間内に、電圧印加期間と電流印加期間を設け、ソース信号線に存在する浮遊容量に蓄積された電荷をすばやく所定の階調に対応する電荷量に変化させることで、1水平走査期間を短くし、フリッカレス駆動を実現できる。

【0171】また、1水平走査期間のうち表示階調に対応する電流値に対し、3倍以上10倍以下の電流値を流す期間を設け、ソース信号線に存在する浮遊容量に蓄積された電荷の変化に要する時間を短くできたこと、E1電流値に対しソース信号線に流す電流値を10倍程度にすることで、1水平走査期間を短くしフリッカレス駆動を実現できる。一般には電流値が少なくともソース容量

値とソース電圧の積を1水平走査期間で割った値よりも大きくすれば、各画素に対応した電流値を水平走査期間内に書き込むことが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における画素の構成を示した図

【図2】本発明の第1の実施の形態による画素、ソース信号線及び電線を示した図

【図3】水平走査期間内での電圧印加期間と電流印加期間のタイミングを示した図

【図4】白表示及び黒表示時に対する出力電流の電圧印加期間依存性を示した図

【図5】本発明の第2の実施の形態におけるソースドライバ部、電線部およびソース信号線の構成を示した図

【図6】ソース信号線からある画素への電流書き込み時の等価回路及び画素内のトランジスタの電流電圧特性及びソース信号線の波形を示した図

【図7】本発明の第3および第8の実施の形態におけるソースドライバ部の構成を示した図

【図8】本発明の実施の形態における表示装置を組み込んだ携帯情報端末の図

【図9】本発明の第4の実施の形態におけるコントローラ及びソースドライバのブロック図

【図10】本発明の実施の形態における表示装置を組み込んだテレビを示した図

【図11】本発明の第5の実施の形態におけるソース信号線電流に対応した電圧を発生させるためのブロック図

【図12】本発明の第6の実施の形態におけるソース信号線に流れる電流の波形を示した図

【図13】本発明の第6の実施の形態におけるソース信号線に流れる電流の波形を立ち上がり時及び立ち下がり時に従来例と比較して示した図

【図14】本発明の第7の実施の形態におけるソースドライバのブロック図と画素部の構成を示した図

【図15】本発明の第7の実施の形態におけるタイミングチャート

【図16】本発明の第8の実施の形態におけるデジタルアナログ変換器を用いたソース信号線出力を示した図

【図17】本発明の第8の実施の形態における水平走査期間内でのリフレッシュ電圧の変化を示した図

【図18】本発明の第9の実施の形態における1画素分の回路を示した図

【図19】本発明の第9の実施の形態におけるソース信号線電流とE-L素子に流れる電流の関係を示した図

【図20】図18に示す回路構成においてソース信号線に電流を流す場合と、E-L素子に電流を流す場合の各トランジスタの導通状態を示した図

【図21】本発明の第9の実施の形態において図18中のトランジスタのチャネルサイズの変化による電流値の電流値とE-L素子に流れる電流値の変化を示した図

【図22】本発明の第10の実施の形態における1画素分の回路を示した図

【図23】水平走査期間が7.5μ秒の時、ソース信号線容量により所定電流値に対しどの程度まで書き込めるのかを示した図

【図24】本発明の第11の実施の形態において水平走査期間が7.5μ秒の場合にソース信号線容量の変化により所定電流値に対しどの程度まで書き込めるのかを示した図

【図25】本発明の第12の実施の形態における階調とソース信号線に流れる電流の関係を示した図

【図26】階調によって、ソース信号線に流す電流値と、E-L素子に流す電流値の比を変更させるための回路構成を示した図

【図27】あるソース容量値に対するソース信号線電流とその電流値に達するのに要する時間の関係を示した図

【図28】異なる3つの電流値に対し、所定電流値まで変化するのに必要な時間が異なることを示した図

【図29】ソース信号線容量が40pFの時、6.5μ秒後に各ソース信号線電流値に対して所定電流値までの何%まで変化したかを示した図

【図30】図45に示す割合で書き込まれた場合に、ソース信号線入力電流に対するE-L素子に出力される電流値の関係を示した図

【図31】本発明の第13の実施の形態におけるゲートドライバ部の構成を示した図

【図32】図1の画素構成の動作を示した図

【図33】図1の画素構成におけるゲート信号線、パイアス制御線の動作波形を示した図

【図34】3層型発光素子におけるキャリアの増数を示した図

【図35】本発明の第16の実施の形態における画素の構成を示した図

【図36】図35及び図38のE-L素子及び負荷に用いられた素子の電流と電圧の関係を示した図

【図37】E-L素子とソース信号線における階調と電流の関係を示した図

【図38】図35に示す画素の構成において負荷とE-L素子に接続されるトランジスタを共通にした図

【図39】調整手段により負荷の抵抗値を変化させる機能を示した図

【図40】本発明の表示装置を用いたビデオカメラを示した図

【図41】本発明の表示装置を用いたデジタルカメラを示した図

【図42】ソース信号線に流す電流値と、E-L素子に流す電流値の比を変更させるための回路構成を示した図

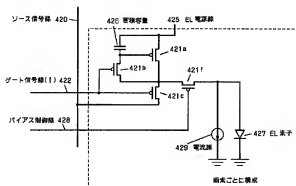
【図43】ソース信号線に流す電流値と、E-L素子に流す電流値の比を変更させるための回路構成を示した図

【図44】ソース信号線に流す電流値と、E-L素子に流す電流値の比を変更させるための回路構成を示した図

す電流値の比を変更させるための回路構成を示した図
 【図45】Nチャネルトランジスタを用いた場合にソース信号線に流す電流値と、E-L素子に流す電流値の比を変更させるための回路構成を示した図
 【図46】画素がカレントミラー構成となった場合の本発明の実施の形態を示した図
 【図47】カレントミラー構成において、ソース信号線に流す電流値とE-L素子に流す電流値を異ならせることができるようにした図
 【図48】E-L素子ではなく、E-L電流線をトランジスタにより導通非導通状態に変化させる場合のソース信号線に流す電流値と、E-L素子に流す電流値の比を変更させるための回路構成を示した図
 【図49】本発明の第1の実施の形態における階調に対する電流値の割り当てを示した図
 【図50】従来の表示装置の構成を示した図
 【図51】ゲート信号線の走査時間を変化させた場合の入力電流と出力電流の関係を示した図
 【図52】表示色の違いによる有機発光素子の電圧-輝度特性及び電流密度-輝度特性の違いを示した図

【符号の説明】
 10 電流源
 11 ソース信号線
 12 ゲート信号線 (1)
 13 ゲート信号線 (2)
 14 蓄積容量
 15 E-L電流線
 16 E-L素子
 17 トランジスタ
 18 電圧源
 19 電流切り替え手段
 20 浮遊容量
 420 ソース信号線
 421 トランジスタ
 422 ゲート信号線 (1)
 425 E-L電流線
 426 蓄積容量
 427 E-L素子
 428 バイアス制御線
 429 電流源

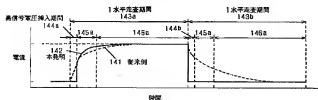
【図1】



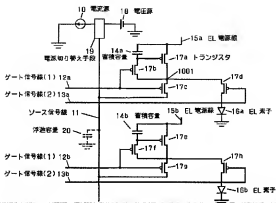
【図49】

入力階調	選択電流値No
0	0
1	5
2	6
3	7
4	8
5	9
6	10
...	...
N-1	N-1

【図13】



【圖3】

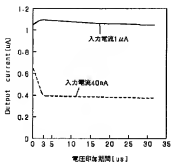


(a) 水平同期信号 21a, ゲート駆動信号 22a, ゼース信号線 22b, 映像信号電流印加期間, 24a ディスチャージ電圧印加期間, 24b ディスチャージ電圧印加期間, 25a, 25b

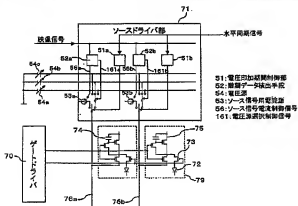
(b) 水平同期信号 21b, ゲート駆動信号 23b, ゼース信号線 22b, 映像信号電流印加期間, 24c, 25c, 24d, 25d

(c) 水平同期信号 21c, ゲート駆動信号 23c, ゼース信号線 22c, 映像信号電流印加期間, 24e, 25e, 24f, 25f

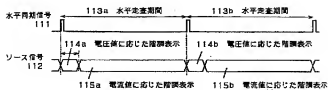
【図4】



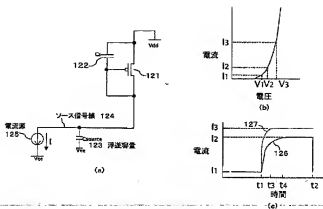
【図5】



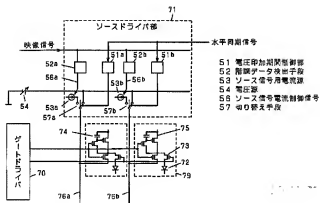
【図15】



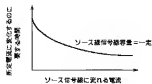
【圖 6】



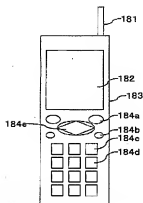
【圖 7】



【圖 27】

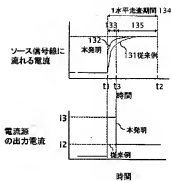


【図8】

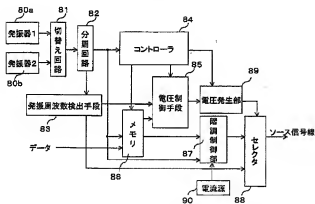


181:アンテナ
182:表示部
183:筐体
184:ボタン

【図12】



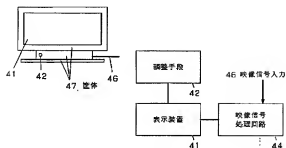
【図9】



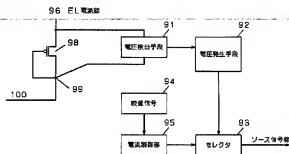
【図21】

トランジスタ17a		トランジスタ17i		電流源10 の電流値	EL素子15 の電流値
チャネル幅	チャネル長	チャネル幅	チャネル長		
W1	L1	なし		I1	I1
W1	L1	W1	L1	I1×2	I1
W1	L1	W1×9	L1	I1×10	I1
W1	L1	W1×3	L1÷3	I1×10	I1

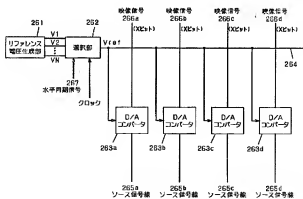
【図10】



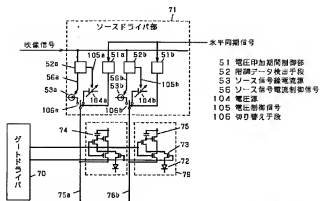
【図11】



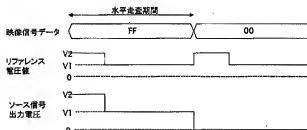
【図16】



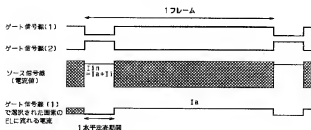
【図14】



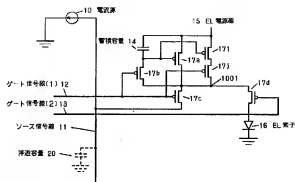
【図17】



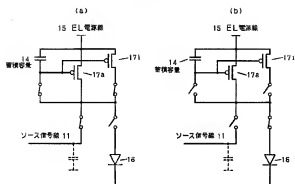
【図19】



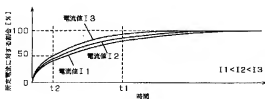
【図 18】



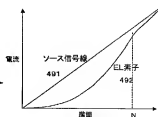
【図 20】



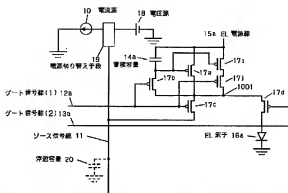
【図 28】



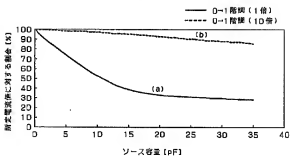
【図 37】



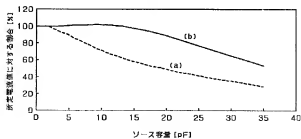
【図 2 2】



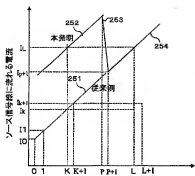
【図 2 3】



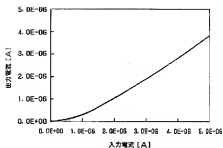
【図 2 4】



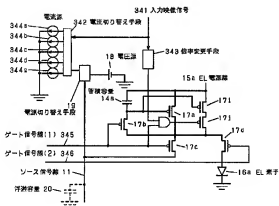
【圖 25】



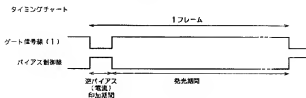
【圖 30】



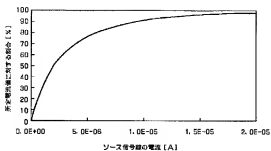
【圖 26】



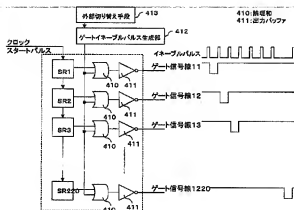
【圖33】



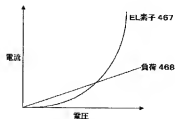
【図29】



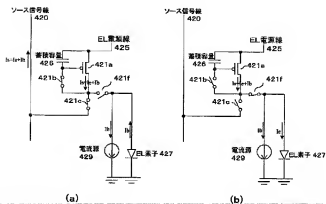
【図31】



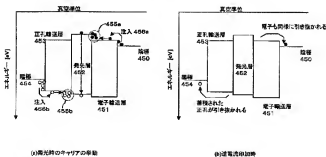
【図36】



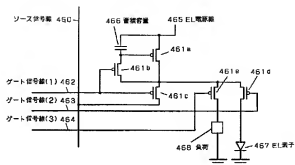
【図 3 2】



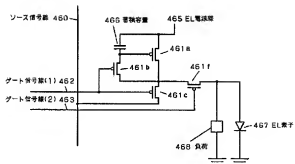
【図 3 4】



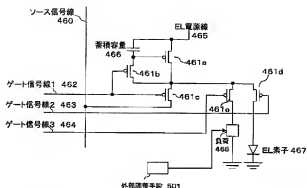
【図35】



【図38】

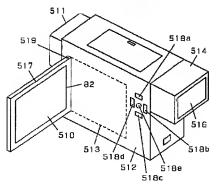


【図39】



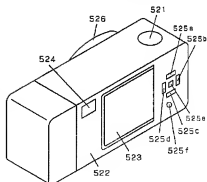
【図40】

- 510 表示部
- 511 撮影レンズ
- 512 デジタルカメラ本体
- 513 格納部
- 514 撮影カバー
- 516 ビューファインダー
- 517 蓋
- 518 撮影ボタン
- 519 支点

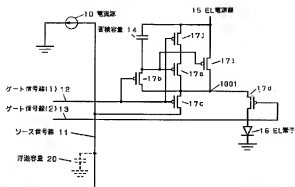


【図41】

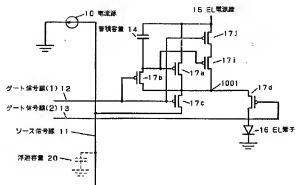
- 521 シャッター
- 522 デジタルカメラ本体
- 523 表示部
- 524 ファインダー
- 525 ボタン
- 526 撮影レンズ



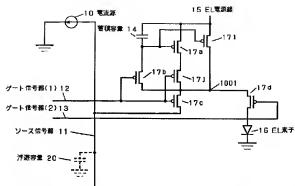
【図42】



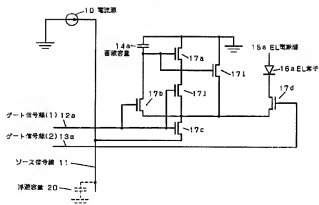
【図43】



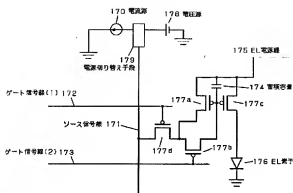
【図44】



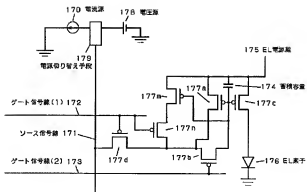
【図45】



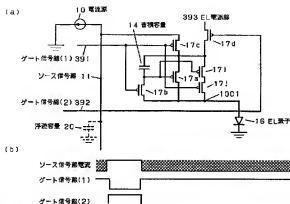
【図46】



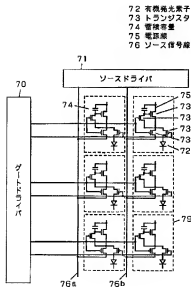
【図47】



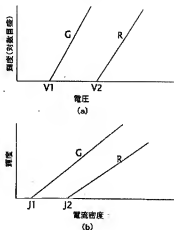
【図48】



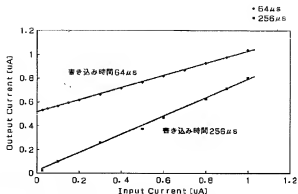
【図50】



【図52】



【図51】



フロントページの続き

(51) Int. Cl. ³	識別記号	F I	テーム ⁴ (参考)
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 R
	6 2 4		6 2 4 B
	6 4 2		6 4 2 A
	6 8 0		6 8 0 T
H 0 5 B 33/14		H 0 5 B 33/14	6 8 0 V
			A

F ターム (参考) 3K007 AB01 AB06 BA06 CA03 EB00
 GA00
 5C0B0 AA06 EB06 DD06 DD06 EE2B
 FF11 JJ02 JJ03 JJ04 JJ05
 KK07 KK43
 5C094 AA04 BA03 BA27 CA19 CA24
 EA04 EA07 EB05 HA10